




MAGNETIC SENSOR

Patent number: JP9329655
Publication date: 1997-12-22
Inventor: MORI KANEO
Applicant: KAGAKU GIJUTSU SHINKO JIGYODAN
Classification:
- international: G01R33/02; G11B5/02; H01L43/08
- european:
Application number: JP19960149427 19960611
Priority number(s):

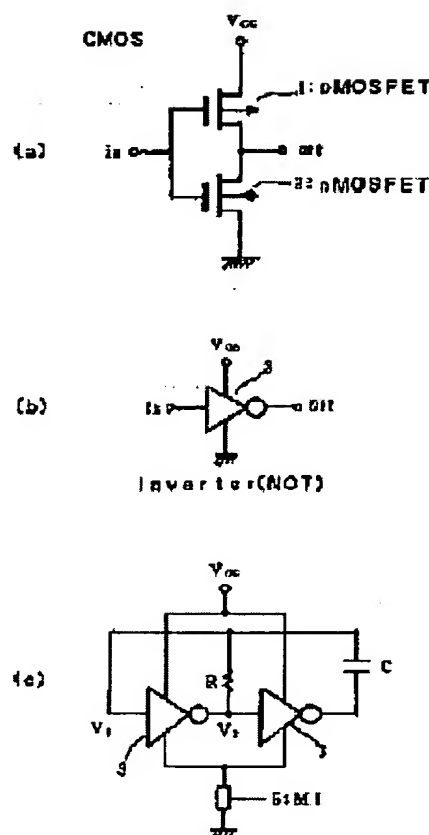
Also published as:

 EP0813070 (A2)
 US5982175 (A1)
 EP0813070 (A3)

Abstract of JP9329655

PROBLEM TO BE SOLVED: To provide a magnetic sensor capable of attaining a low power consumption by using a complementary MOSFET (CMOS) oscillation circuit for a sensor circuit, sufficiently exciting an MI element such as amorphous wire with sharp pulse current (of 5 to 8 nanosecond) in transient state of CMOS and utilizing such characteristics that CMOS is not electric conductive in steady state.

SOLUTION: A multivibrator circuit constituted of a direct current power source V_{cc} , two CMOS inverters 3, a resistor R and a capacitor C , and a magnetic impedance element 5 are provided, and sharp pulse current with time width of nanosecond which flows in a transient state in switching of the CMOS inverter 3, is sent to the above magnetic impedance element 5. By this, the above magnetic impedance element 5 is sufficiently driven, and in steady state, the current is shut with the above CMOS inverter 3 so that external magnetic field is detected with a low power consumption.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-329655

(43) 公開日 平成9年(1997)12月22日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
G 0 1 R 33/02			G 0 1 R 33/02	D
G 1 1 B 5/02		9559-5D	G 1 1 B 5/02	A
H 0 1 L 43/08			H 0 1 L 43/08	A
// H 0 1 L 27/22			27/22	

審査請求 未請求 請求項の数 5 O L (全 7 頁)

(21) 出願番号 特願平8-149427

(22) 出願日 平成8年(1996)6月11日

(71) 出願人 396020800

科学技術振興事業団

埼玉県川口市本町4丁目1番8号

(72) 発明者 毛利 佳年雄

愛知県名古屋市中白区天白町大字島田黒石
3911-3

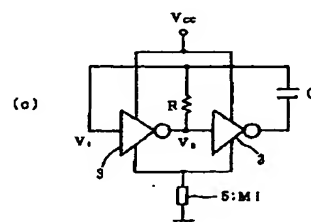
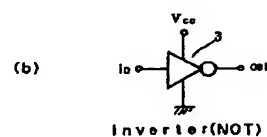
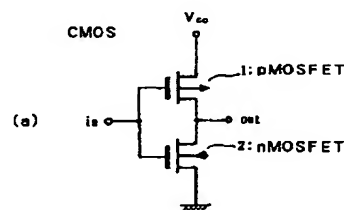
(74) 代理人 弁理士 清水 守

(54) 【発明の名称】 磁気センサ

(57) 【要約】

【課題】 センサ回路として相補形MOSFET (CMOS) 発振回路を用い、CMOSの過渡状態の鋭いパルス電流(5~8ナノ秒)でアモルファスワイヤなどのMI素子を十分に励磁し、定常状態ではCMOSには電流が流れない特性を利用して、低消費電力性を達成し得る磁気センサを提供する。

【解決手段】 直流電源 V_{cc} と、2個のCMOSインバータと抵抗 R とコンデンサ C によって構成されたマルチバイブレータ回路と、磁気インピーダンス素子5とを備え、CMOSインバータのスイッチング時の過渡状態で流れるナノ秒のオーダーの時間幅の鋭いパルス電流を前記磁気インピーダンス素子5に通電することにより、前記磁気インピーダンス素子5を十分に励磁し、定常状態では前記CMOSインバータにより電流を遮断し、低消費電力で外部磁界を検出する。



【特許請求の範囲】

【請求項1】(a) 直流電源と、(b) PMOSトランジスタとNMOSトランジスタが直列に接続された2個のCMOSインバータと抵抗とコンデンサによって構成されたマルチバイブレータ回路と、(c) 磁気インピーダンス素子とを備え、(d) 前記CMOSインバータのスイッチング時の過渡状態で流れるナノ秒のオーダーの時間幅の鋭いパルス電流を前記磁気インピーダンス素子に通電することにより、前記磁気インピーダンス素子を十分に励磁し、定常状態では前記CMOSインバータにより電流を遮断し、低消費電力で外部磁界を検出することを特徴とする磁気センサ。

【請求項2】 請求項1記載の磁気センサにおいて、前記マルチバイブレータ回路として自己発振回路を用いることを特徴とする磁気センサ。

【請求項3】 請求項2記載の磁気センサにおいて、前記自己発振回路として無安定マルチバイブレータ回路を用いることを特徴とする磁気センサ。

【請求項4】 請求項1記載の磁気センサにおいて、前記磁気インピーダンス素子の出力端子にショットキーバリアダイオードと、検波回路を接続して出力電圧を得ることを特徴とする磁気センサ。

【請求項5】 請求項1記載の磁気センサにおいて、前記磁気インピーダンス素子を、第1の前記マルチバイブレータ回路の出力端子に接続される第1の磁気インピーダンス素子と、第2の前記マルチバイブレータ回路の出力端子に接続される第2の磁気インピーダンス素子とを設けて、前記第1の磁気インピーダンス素子と第2の磁気インピーダンス素子との磁界の差を検出することを特徴とする磁気センサ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、小型、高感度、高速応答、低消費電力形の磁気センサに関するものである。更に詳しくは、コンピュータ及び情報機器の磁気記録ヘッドやロータリエンコーダ用磁気センサヘッド、ファクトリオートメーションの物流計測や非破壊磁気探傷用の磁気センサヘッドなどの高性能マイクロ磁気センサに関するものである。

【0002】

【従来の技術】コンピュータや情報機器は、マルチメディア技術に対応して記憶容量を飛躍的に高めることが要求されており、磁気ディスクでは、磁気ヘッドを磁気抵抗効果(MR)素子に置き換える動きが急である。また巨大磁気抵抗効果(GMR)を高感度磁気ヘッドとして用い、2010年頃には1インチ四方で10ギガビットのハードディスクを期待する動きもある。それ以上の高密度ディスクに対応できる磁気ヘッドとしては、磁気インピーダンス(MI)素子が有望視されている。

【0003】また、例えば、多くの工業計測・制御分野

や医用電子、環境、防災、非破壊磁気検査などの計測分野では、磁界の強さでマイクロガウス～数ガウス、周波数で0～10メガヘルツの磁界を検出する要求が非常に高まっている。一方、ヨーロッパ連合では、平成8年1月から電子機器の電磁雑音発生、被爆に関する規制が開始され、微弱電磁波のセンサの要求が広がっている。

【0004】このような電磁波の大きさと周波数の磁界を検出するセンサ素子は、ホール素子やMR素子ではマイクロ寸法ヘッドであるが、感度が不足しており、フラックスゲートセンサでは応答速度が不足している。また、フラックスゲートセンサでは、マイクロ寸法ヘッドにすると感度も著しく不足する。これに対して、本願発明者の発明による磁気インピーダンス(MI)素子(特開平7-181239号公報)は、マイクロ寸法ヘッドでマイクロガウスの分解能、1メガヘルツの高速応答性を示し、要求される磁界の検出の広い領域をカバーするものである。消費電力は、30～50mW程度で低消費電力である。

【0005】

【発明が解決しようとする課題】上記したMIマイクロ磁気センサは、マイクロガウスの高分解能、1メガヘルツの高速応答性を兼備する新高性能センサであり、産業界の多くの分野で新しく要求されている磁気検出の技術課題の多くを解決する性能を有している。したがって、現在まで大量に使用されているMR素子やホール素子及びフラックスゲートセンサは、近い将来MI素子に置き換えられ、システムの高度化が進められて行くことが予想される。

【0006】しかしながら、この過程で解決すべきいくつかの課題がある。その課題の1つは、MI素子が高周波技術を要するためのセンサ回路の設計に問題があり、その課題の他の1つは、MI素子を多数個使用する場合の消費電力の問題である。前者に対しては、これまでコルピッツ発振回路やマルチバイブレータ発振回路などで高周波発振型磁気ヘッドを構成することにより基本的に解決されている。

【0007】しかし、電子回路素子数のより一層の減少を図ることが望ましい。後者の問題は、現在1個のMI素子当たりの消費電力が30～50mWであるので、センサデバイス単体としては十分な低消費電力性を示しているが、情報機器分野などで多数個使用する場合、更に低消費電力性(例えば1mW以下)が必要になると考えられる。

【0008】これらの課題を解決する手段としては、まず、トランジスタとしてバイポーラトランジスタ(BPT)の代わりに、電界効果トランジスタ(FET, MOSFET)を使用することが考えられるが、磁性体の機能を十分に発揮させるためには、一般に磁性体に数mA以上の励磁電流を通電する必要があるため、単純にBPTをFET, MOSFETに置き換えても問題は解決で

きない。

【0009】本発明は、上記問題点を解決するために、センサ回路として相補形MOSFET (CMOS) 発振回路を用い、CMOSの過渡状態の鋭いパルス電流(5~8ナノ秒幅)で、アモルファスワイヤなどのMI素子を十分に励磁し、定常状態ではCMOSには電流が流れない特性を利用して、低消費電力性を達成し得る磁気センサを提供することを目的とする。

【0010】

【課題を解決するための手段】本発明は、上記目的を達成するために、

〔1〕磁気センサにおいて、直流電源と、PMOSトランジスタとNMOSトランジスタが直列に接続された2個のCMOSインバータと抵抗とコンデンサによって構成されたマルチバイブレータ回路と、磁気インピーダンス素子とを備え、前記CMOSインバータのスイッチング時の過渡状態で作られるナノ秒のオーダーの時間幅の鋭いパルス電流($V_{DD}=2V$ で約20mAピーク)を前記磁気インピーダンス素子に通電することにより、前記磁気インピーダンス素子を十分に励磁し、定常状態では前記CMOSインバータにより電流を遮断し、低消費電力で外部磁界を検出するようにしたものである。

【0011】〔2〕上記〔1〕記載の磁気センサにおいて、前記マルチバイブレータ回路として自己発振回路を用いるようにしたものである。

〔3〕上記〔2〕記載の磁気センサにおいて、前記自己発振回路として無安定マルチバイブレータ回路を用いるようにしたものである。この場合、MI素子は電源ラインに挿入するので、MI素子の挿入は、発振条件には影響を与えない。

【0012】従って、発振動作は安定である。

〔4〕上記〔1〕記載の磁気センサにおいて、前記磁気インピーダンス素子の出力端子にショットキーバリアダイオードSBDと、検波回路を接続して出力電圧を得るようにしたものである。

〔5〕上記〔1〕記載の磁気センサにおいて、前記磁気インピーダンス素子を、第1の前記マルチバイブレータ回路の出力端子に接続される第1の磁気インピーダンス素子と、第2の前記マルチバイブレータ回路の出力端子に接続される第2の磁気インピーダンス素子とを設けて、前記第1の磁気インピーダンス素子と第2の磁気インピーダンス素子との磁界の差を検出するようにしたものである。

【0013】上記したように、構成したので、

〔A〕CMOS動作の特徴である過渡状態の鋭いパルス電流をMI素子の表皮効果励磁に利用することによって、超低消費電力で高速応答が可能になり、高感度、高安定な磁界センサを得ることができる。

〔B〕センサ回路として相補形MOSFET (CMOS) 発振回路を用い、CMOSの過渡状態の鋭いパルス

電流(5~8ナノ秒)でアモルファスワイヤなどのMI素子を十分に励磁し、定常状態ではCMOSには電流が流れない特性を利用して20 μ W~0.5mWの超低消費電力化を図ることができる。

【0014】〔C〕このCMOS発振回路としては、CMOSインバータ2個による無安定マルチバイブレータ回路を用いる。CMOSはPMOSとNMOSの閾値の温度変化の係数が互いに逆の関係にあるため、温度安定性が高いこと、さらにMI素子は電源ラインに挿入するため発振に影響を与えないので、安定なセンサ回路を構成することができる。

【0015】〔D〕MI素子としては、直径が30ミクロン以下のアモルファスワイヤ及び、スパッタによるアモルファス薄膜素子などのマイクロ寸法のMI素子を用いることができる。

〔E〕このCMOSの過渡状態のパルス電流によるMI素子の誘起電圧波形も鋭いパルス波形であるので、検出磁界の変化に対する応答がサンプリング定理により、CMOSマルチバイブレータ発振周波数に一致することになり、高速応答が可能な磁気センサを得ることができる。

【0016】〔F〕CMOSMIマイクロ磁気センサは消費電力が著しく小さく回路自身の自己加熱が非常に小さい。このため温度安定性が高く、自己発生電気雑音も小さいため磁界検出時に高いS/N比が得られる。

【0017】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照して詳細に説明する。図1はCMOSインバータによるマルチバイブレータ発振回路を用いたMIマイクロ磁気センサを構成する基礎回路の説明図であり、図1(a)はCMOSインバータ回路(NOT回路)、図1(b)はその論理(NOT)ゲート記号を示す図、図1(c)は2個のCMOSインバータと抵抗R、コンデンサCによる無安定マルチバイブレータ回路とその電源ラインにMI素子を挿入したMIマイクロセンサの基礎回路を示す図である。

【0018】図1(a)に示すように、PMOSFET1とNMOSFET2が直列に接続されるCMOSインバータ(反転増幅回路)〔図1(b)参照〕3を設け、図1(c)に示すように、上記CMOSインバータ3を2個直列に設けるとともに、抵抗R、コンデンサCを接続することによってマルチバイブレータ回路を構成し、このマルチバイブレータ回路において、CMOSのオンとオフの過渡状態で電源ラインに流れる数ナノ秒幅の鋭いパルス電流を、アモルファスワイヤなどのMI素子5に通電するよう、MI素子5をCMOSとアースの間に挿入する。なお、MI素子5は、図示しないが、直流電源電圧 V_{CC} とCMOSとの間に挿入するようにしてもよい。

【0019】ここで、より具体的に回路動作を説明す

る。図1(c)で、マルチバイブレータの定常発振状態では、左側のCMOSインバータの入力電圧 V_1 、右側のCMOSインバータの出力電圧 V_2 が零(または V_{cc})のときは、左側のCMOSインバータの出力電圧であり、右側のCMOSインバータの入力電圧である V_2 は V_{cc} (または零)である。

【0020】マルチバイブレータのインバータのスイッチング(転流)は、入力電圧が閾値電圧 V_{th} より大きい場合は、pMOSがオフ、nMOSがオン(飽和)になり、一方、入力電圧が閾値電圧 V_{th} より小さい場合は、pMOSがオン(飽和)、nMOSはオフになることによって行われる。閾値電圧 V_{th} は直流電源電圧 V_{cc} の30~60%である。

【0021】マルチバイブレータ回路では、電圧 V_1 、 V_2 が V_{cc} で、電圧 V_2 が零になった直後、 $V_{cc}-V_2$ 、 $-C-R-V_2$ 、 $-$ アースの経路でCが充電されて行き、電圧 V_1 が V_{cc} から零に向かって約CRの時定数で閾値電圧 V_{th} まで減少してくると、左側のCMOSインバータ3がスイッチして電圧 V_2 が V_{cc} へスイッチし、右側のCMOSインバータ3がスイッチして V_2 が零にスイッチする。

【0022】すると、次いで、 $V_{cc}-V_2$ 、 $-R-C-V_2$ 、 $-$ アースの経路でCが逆方向に約CRの時定数で充電されて行き、 V_1 が閾値電圧 V_{th} 以上に達すると、左側のCMOSインバータがスイッチして V_2 が零、 V_2 が V_{cc} にスイッチする。このスイッチングを繰り返して、 V_2 は周波数が約 $1/2$ 、 $2CR$ で V_{cc} と零を交互に繰り返す方形波電圧となる。このCMOSマルチバイブレータ発振回路では、CMOSインバータのスイッチから次のスイッチまでの定常状態では、pMOSとnMOSのどちらか一方は必ずオフであるから、電源電流は零である。しかし、CMOSインバータのスイッチ時には、数ナノ秒の短時間であるが、pMOSとnMOSが同時にオン(不飽和)となり鋭いパルス状の電源電流が流れる。

【0023】したがって、このパルス電流をアモルファスワイヤなどのMI素子5に通電すれば、表皮効果を利用した磁気インピーダンス効果を生じさせることができ、同時に電力消費の発生時間がマルチバイブレータ発振の1周期当たり数ナノ秒に限定された超低消費電力のマイクロ磁気センサが構成されることになる。ここで、MI素子に関しては、本願発明者は先に、磁性細線に高周波電流を通電して表皮効果を利用する高感度で、高速応答が可能なマイクロ寸法ヘッド磁気センサ素子「磁気インピーダンス(MI)素子」を既に提案している(特開平7-181239号公報参照)。

【0024】このMI素子は、直径20~50ミクロンのアモルファスワイヤなどの細長磁性体や、厚さ1~4 μ mのアモルファス磁性薄膜などは、このCMOSの過渡状態の鋭いパルス電流で表皮効果を生じ、これらの磁

性体の長さ方向に印加される外部磁界 H_{ex} に対してインピーダンスが敏感に増加する磁気インピーダンス効果を示す。

【0025】CMOSのオンまたはオフの定常状態では電流は流れないので、直流電源の消費電力は非常に小さい。CMOSの過渡状態のパルス電流のパルス幅(5~8ナノ秒)はマルチバイブレータの発振周波数 $f \approx 0.45/CR$ によらないので、MI効果すなわち磁界検出感度は発振周波数によらずほぼ一定である。したがって、発振周波数を低くすると、一周期内の電源電流の平均値は小さくなり、磁界検出感度は減少せず、消費電力は小さくなる。

【0026】このように、CMOS発振回路において、CMOS過渡状態の鋭いパルス電流をMI素子に通電する方法により、マイクロ寸法ヘッドを持ち、高感度で、高速応答が可能な、著しい低消費電力型の新しい高性能磁気センサを提供することができる。図2は本発明の第2実施例を示すロータリエンコーダ用のCMOS-MI磁界センサの回路図、図3はそのCMOS-MI磁界センサの出力電圧を示す図であり、図3(a)は外部磁界 H_{ex} が0の場合のCMOS-MI磁界センサの出力電圧を、図3(b)は2Oeの外部磁界 H_{ex} が印加された場合のCMOS-MI磁界センサの出力電圧を、それぞれ示している。また、図4はそのCMOS-MI磁界センサの外部磁界 H_{ex} [Oe]に対する検波電圧 E_o [mV]の特性を示す図である。

【0027】このCMOS-MI磁界センサは、図2に示すように、PMOSFETとNMOSFETからなるCMOSインバータ11と12とを直列に接続するとともに、抵抗R、コンデンサCによってマルチバイブレータ回路(図1参照)13を構成し、このマルチバイブレータ回路13において、CMOSのスイッチングの過渡状態で流れる数ナノ秒の鋭いパルス電流をアモルファスワイヤなどのMI素子15に通電するよう、MI素子15をCMOSとアースの間に挿入する。この部分の回路構成は、図1と同様である。

【0028】すなわち、このCMOS-MI磁界センサは、応答時間が約7.5ナノ秒の高速CMOSインバータ6個を内蔵する市販のICチップを使用して、その内の2個のインバータ11、12と抵抗R、コンデンサCによって構成した無安定マルチバイブレータ回路13と、アース間に直径20 μ m、長さ2mmの零磁歪アモルファスワイヤ(冷間線引後、1kg/mm²の張力下で470℃、1分間加熱冷却)をMI素子15として挿入したCMOS-MI磁界センサである。

【0029】直流電源電圧 V_{cc} を5Vとすると、MI素子15には周期的に半値幅が約8ナノ秒、約20mAの鋭いパルス電流が流れ、この鋭いパルス電流による表皮効果によって、図3に示すように、MI素子15の両端間の誘起パルス電圧の高さ V_p は磁気インピーダンス効

果によって、外部磁界 H_{ex} に対して約70%/Oeの高い変化率を示す。外部磁界 H_{ex} の増減に対する V_p の変化はほとんどヒステリシスを示さないが、これはアモルファスワイヤを円周方向に十分に励磁できるパルス電流が与えられているためである。

【0030】この外部磁界 H_{ex} によって高さ変調されたパルス電圧は、ショットキーバリアダイオードSBD16と抵抗 R_1 、コンデンサ C_1 の検波回路17でピークホールドされ、外部磁界 H_{ex} に比例した検波電圧 E_o となる。ここで、マルチバイブレータ13の発振周波数 f は直流電源電圧 V_{cc} に比例し、 $f \approx 0.45/RC$ であり、図4の場合、 $C=100\text{ pF}$ 、 $R=20\text{ k}\Omega$ のとき、約220kHzである。直流電源電圧 $V_{cc}=2.5\text{ V}$ のとき、電源電流の平均値は約0.19mAであるので、電源消費電力は約0.48mWと非常に小さい値となる。なお、CMOSとしては74AC04を、検波回路17の抵抗 R_1 は510k Ω 、コンデンサ C_1 は1000pFである。

【0031】MI素子にバイアス磁界を印加しない場合は、検波電圧 E_o は外部磁界 H_{ex} に対して対称形になり、ロータリエンコーダのように磁極の正負によらず電圧変化を検出する場合に都合が良い。直流バイアス磁界をMI素子に印加すると、検波電圧 E_o は外部磁界 H_{ex} に比例した線形磁界センサとなる。図5は本発明の第3実施例を示すCMOS-MI磁界センサ回路図、図6はその磁界センサにより、ロータリエンコーダ用リング磁石(19mm直径、1000極着磁)の表面磁界をリング磁石駆動モータのロータ磁界を2個のMI素子で相殺しつつ検出した波形図である。

【0032】図5において、アモルファスワイヤMI素子21はCMOSマルチバイブレータ13のアースライン①に、アモルファスワイヤMI素子22はCMOSマルチバイブレータ14のアースライン②との間にそれぞれ挿入され、それぞれ同方向に直流磁界バイアスが与えられ、アースライン①と②の磁界の差を検出することができる。

【0033】なお、MI素子としてのアモルファスワイヤは20 μm 径、1mm長の零磁歪ワイヤを用い、CMOSマルチバイブレータ回路のパラメータは、図2の場合と同様である。なお、23、24はショットキーバリアダイオードSBD、25、26は抵抗 R_1 、コンデンサ C_1 の検波回路、27は差動増幅器である。CMOSマルチバイブレータの発振周波数は、約300kHz、直流電源電圧 V_{cc} は5Vである。

【0034】なお、各図における回路部品の値は、一例を示したに過ぎない。また、本発明は上記実施例に限定されるものではなく、本発明の趣旨に基づいて種々の変形が可能であり、これらを本発明の範囲から排除するものではない。例えば、電源ラインのパルス電流を利用せず、マルチバイブレータ発振の方形波電圧を微分回路で

パルス電圧に変換した電圧を利用するようにしてもよい。

【0035】

【発明の効果】以上、詳細に説明したように、本発明によれば、次のような効果を奏することができる。

【A】CMOS動作の特徴である過渡状態の鋭いパルス電流をMI素子の表皮効果励磁に利用することによって、超低消費電力で高速応答が可能になり、高感度、高安定なマイクロ磁界センサを得ることができる。

【0036】【B】センサ回路として相補形MOSFET(CMOS)発振回路を用い、CMOSの過渡状態の鋭いパルス電流(5~8ナノ秒)でアモルファスワイヤなどのMI素子を十分に励磁し、定常状態ではCMOSには電流が流れない特性を利用して20 μW ~0.5mWの超低消費電力化を図ることができる。

【C】このCMOS発振回路としては、CMOSインバータ2個による無安定マルチバイブレータ回路を用いる。CMOSはpMOSとnMOSの閾値の温度変化の係数が互いに逆の関係にあるため、温度安定性が高いこと、さらにMI素子は電源ラインに挿入するため発振に影響を与えないので、安定なセンサ回路を構成できる利点がある。

【0037】【D】MI素子としては、直径が30 μm 以下のアモルファスワイヤ及び、スパッタによるアモルファス薄膜素子などのマイクロ寸法のMI素子を用いることができる。

【E】このCMOSの過渡状態のパルス電流によるMI素子の誘起電圧波形も鋭いパルス波形であるので、検出磁界の変化に対する応答がサンプリング定理により、CMOSマルチバイブレータ発振周波数に一致することになり、高速応答センサになる利点がある。

【0038】【F】電池で動作させることや、小型太陽電池と小型蓄電池の組み合わせで動作させることができる携帯性、エネルギー自立性に富む高性能マイクロ磁界センサを得ることができる。

【G】CMOSMIマイクロ磁界センサは消費電力が著しく小さく回路自身の自己加熱が非常に小さい。このため温度安定性が高く、自己発生電気雑音も小さいため磁界検出時に高いS/N比が得られる。

【0039】このように、本発明の磁気センサは、コンピュータ・情報機器をはじめ多くの産業分野で必要な高周波の微弱磁界の検出や高精度の方位や角度の検出、微小磁石等と組み合わせた変位や速度、加速度の検出などに広く使用することができる。

【図面の簡単な説明】

【図1】本発明の第1実施例を示すCMOS-MI磁界センサの構成を示す図である。

【図2】本発明の第2実施例を示すロータリエンコーダ用のCMOS-MI磁界センサ回路図である。

【図3】本発明の第2実施例を示すCMOS-MI磁界

センサの出力電圧を示す図である。

【図4】本発明の第2実施例を示すCMOS-MI磁界センサの外部磁界Hexに対する検波電圧Eoの特性を示す図である。

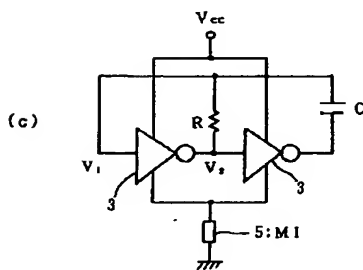
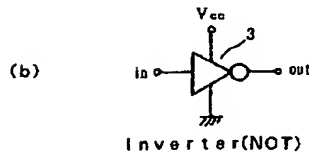
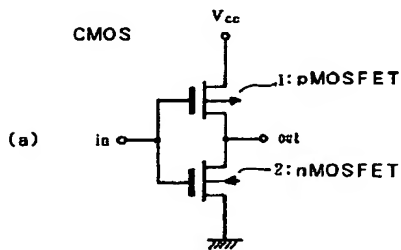
【図5】本発明の第3実施例を示すCMOS-MI磁界センサ回路図である。

【図6】本発明の第3実施例を示すCMOS-MI磁界センサにより、ロータリエンコーダ用リング磁石の表面磁界をリング磁石駆動モータのロータ磁界を相殺しつつ検出した波形図である。

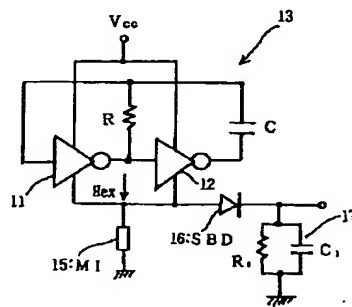
*【符号の説明】

- | | |
|---------------|-------------------|
| 1, 3, 11, 13 | PMOSFET |
| 2, 4, 12, 14 | NMOSFET |
| 5, 15, 21, 22 | MI素子 |
| 16, 23, 24 | ショットキーバリアダイオードSBD |
| 17, 25, 26 | R_1, C_1 の検波回路 |
| 27 | 差動増幅器 |
| R | 抵抗 |
| *10 C | コンデンサ |

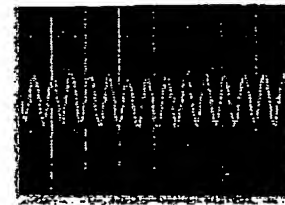
【図1】



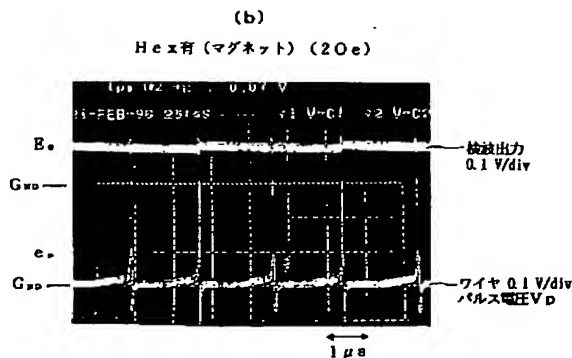
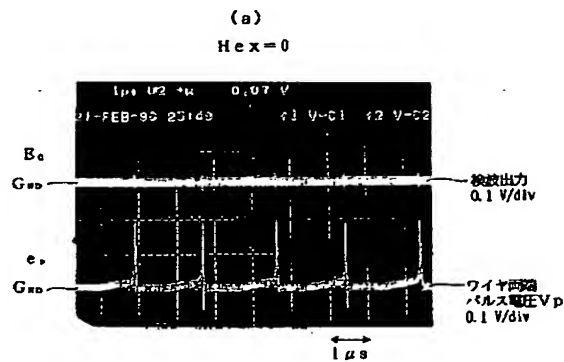
【図2】



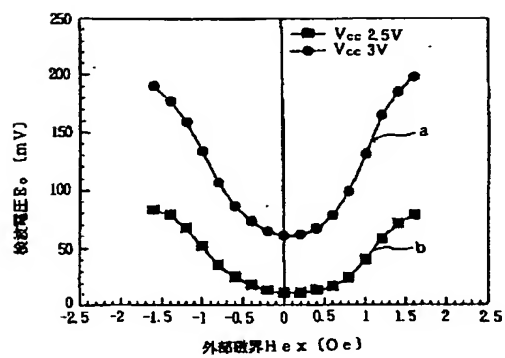
【図6】



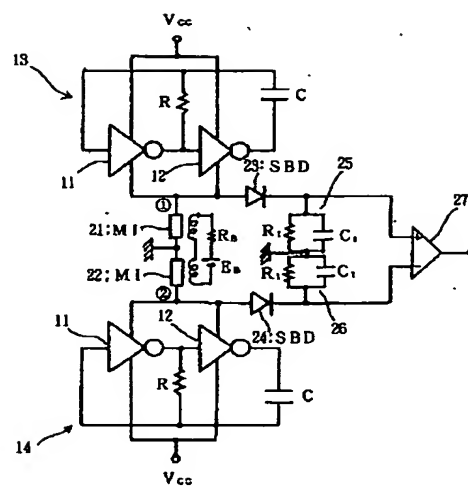
【図3】



【图4】



【图5】



【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第6部門第1区分
 【発行日】平成12年12月15日(2000.12.15)

【公開番号】特開平9-329655
 【公開日】平成9年12月22日(1997.12.22)
 【年通号数】公開特許公報9-3297
 【出願番号】特願平8-149427
 【国際特許分類第7版】

G01R 33/02
 G11B 5/02
 H01L 43/08
 // H01L 27/22

【F I】

G01R 33/02 D
 G11B 5/02 A
 H01L 43/08 A
 27/22

【手続補正書】

【提出日】平成11年4月7日(1999.4.7)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】請求項1

【補正方法】変更

【補正内容】

【請求項1】(a) 直流電源と、(b) PMOS電界効果トランジスタとNMOS電界効果トランジスタが直列に接続された2個のCMOSインバータと抵抗とコンデンサによって構成されたマルチバイブレータ回路と、
 (c) 磁気インピーダンス素子とを備え、(d) 前記CMOSインバータのスイッチング時の過渡状態で流れるナノ秒のオーダーの時間幅の鋭いパルス電流を前記磁気インピーダンス素子に通電することにより、前記磁気インピーダンス素子を十分に励磁し、定常状態では前記CMOSインバータにより電流を遮断し、低消費電力で外部磁界を検出することを特徴とする磁気センサ。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0010

【補正方法】変更

【補正内容】

【0010】

【課題を解決するための手段】本発明は、上記目的を達成するために、

【1】磁気センサにおいて、直流電源と、PMOSFETとNMOSFETが直列に接続された2個のCMOSインバータと抵抗とコンデンサによって構成されたマルチバイブレータ回路と、磁気インピーダンス素子とを備え、前記CMOSインバータのスイッチング時の過渡状

態で流れるナノ秒のオーダーの時間幅の鋭いパルス電流($V_{DD}=2V$ で約20mAピーク)を前記磁気インピーダンス素子に通電することにより、前記磁気インピーダンス素子を十分に励磁し、定常状態では前記CMOSインバータにより電流を遮断し、低消費電力で外部磁界を検出するようにしたものである。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0018

【補正方法】変更

【補正内容】

【0018】図1(a)に示すように、PMOSFET1とNMOSFET2が直列に接続されるCMOSインバータ(反転増幅回路)〔図1(b)参照〕3を設け、図1(c)に示すように、上記CMOSインバータ3を2個直列に設けるとともに、抵抗R、コンデンサCを接続することによって無安定マルチバイブレータ回路を構成し、このマルチバイブレータ回路において、CMOSのオンとオフの過渡状態で電源ラインに流れる数ナノ秒幅の鋭いパルス電流を、アモルファスワイヤなどのMI素子5に通電するよう、MI素子5をCMOSとアースの間に挿入する。なお、MI素子5は、図示しないが、直流電源電圧 V_{CC} とCMOSとの間に挿入するようにしてもよい。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0019

【補正方法】変更

【補正内容】

【0019】ここで、より具体的に回路動作を説明す

る。図1(c)で、マルチバイブレータの定常発振状態では、左側のCMOSインバータの入力電圧 V_1 及び右側のCMOSインバータの出力電圧 V_2 が零(または V_{cc})のときは、左側のCMOSインバータの出力電圧であり右側のCMOSインバータの入力電圧である V_2 は V_{cc} (または零)である。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0029

【補正方法】変更

【補正内容】

【0029】直流電源電圧 V_{cc} を5Vとすると、MI素子15には周期的に半値幅が約8ナノ秒、約20mAの鋭いパルス電流が流れ、この鋭いパルス電流による表皮効果によって、図3に示すように、MI素子15の両端間の誘起パルス電圧の高さ V_p は磁気インピーダンス効果によって、外部磁界 H_{ex} に対して約70%/Oeの高い変化率を示す。外部磁界 H_{ex} の増減に対する V_p の変化はほとんどヒステリシスを示さないが、これはアモルファスワイヤを円周方向に保磁力以上に励磁できるパルス電流が与えられているためである。

【手続補正6】

【補正対象書類名】図面

【補正対象項目名】図1

【補正方法】変更

【補正内容】

【図1】

